

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.

09/813,988

日 本 国 特 許 庁
JAPAN PATENT OFFICE



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2000年11月 1日

出 願 番 号

Application Number:

特願2000-335267

出 願 人

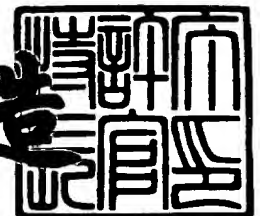
Applicant(s):

オプトレックス株式会社
旭硝子株式会社

2001年 5月25日

特 許 庁 長 官
Commissioner,
Japan Patent Office

及 川 耕 造



出証番号 出証特2001-3043329

【書類名】 特許願

【整理番号】 20000754

【提出日】 平成12年11月 1日

【あて先】 特許庁長官 殿

【国際特許分類】 G02F 1/137

【発明者】

【住所又は居所】 神奈川県横浜市神奈川区羽沢町 1 1 5 0 番地 旭硝子株式会社内

【氏名】 新山 聡

【発明者】

【住所又は居所】 神奈川県横浜市神奈川区羽沢町 1 1 5 0 番地 旭硝子株式会社内

【氏名】 高野 智弘

【特許出願人】

【識別番号】 000103747

【氏名又は名称】 オプトレックス株式会社

【特許出願人】

【識別番号】 000000044

【氏名又は名称】 旭硝子株式会社

【代理人】

【識別番号】 100103090

【弁理士】

【氏名又は名称】 岩壁 冬樹

【電話番号】 03-3811-3561

【手数料の表示】

【予納台帳番号】 050496

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

特 2 0 0 0 - 3 3 5 2 . 6 7

【物件名】	図面	1
【物件名】	要約書	1
【プルーフの要否】	要	

【書類名】 明細書

【発明の名称】 液晶表示装置

【特許請求の範囲】

【請求項 1】 電圧非印加時に複数の安定状態を呈する液晶を用い安定状態のうちの一つを点灯状態とし他の一つを非点灯状態として複数桁の数値のセグメント表示を行う液晶表示装置において、

セグメント電極が設けられている基板に対向する基板に設けられているコモン電極が、前記複数桁の各桁単位に分離されていることを特徴とする液晶表示装置

。 【請求項 2】 全ての桁の全てのセグメント電極に対して、駆動電圧を印加するための配線が接続されている請求項 1 記載の液晶表示装置。

【請求項 3】 セグメント電極およびコモン電極に駆動電圧を印加する駆動回路を備え、

前記駆動回路は、一つの桁の表示を実現する各セグメントに対応した各セグメント電極のうち、表示状態が変更されるセグメントに対応したセグメント電極にのみ、コモン電極と電位差を生ずる電圧を印加する請求項 2 記載の液晶表示装置

。 【請求項 4】 各桁の同位置のセグメント電極が共通電極となっている請求項 1 記載の液晶表示装置。

【請求項 5】 桁数をデューティとする線順次駆動を行う駆動回路を備えた請求項 4 記載の液晶表示装置。

【請求項 6】 駆動回路は、各桁毎に、駆動する桁の表示を初期化してから点灯状態または非点灯状態に対応した電圧をセグメント電極およびコモン電極に印加する

請求項 5 記載の液晶表示装置。

【請求項 7】 駆動回路は、全ての桁の表示を一括して初期化してから、点灯状態または非点灯状態に対応した電圧を各桁のセグメント電極およびコモン電極に印加する

請求項 5 記載の液晶表示装置。

【請求項 8】 セグメント電極およびコモン電極に駆動電圧を印加する駆動回路を備え、

前記駆動回路は、表示状態の変更に際して、表示される数値が変化する桁に対応したコモン電極にのみ電圧を印加する請求項 1 から請求項 7 のうちのいずれか 1 項に記載の液晶表示装置。

【請求項 9】 一定周期毎に全桁の表示書き換えを行う周期書換手段を備えた請求項 1 から請求項 8 のうちのいずれか 1 項に記載の液晶表示装置。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、メモリ型液晶素子を用いた液晶表示装置に関し、特に、数値のセグメント表示を行う液晶表示装置および液晶表示装置の駆動方法に関する。

【0 0 0 2】

【従来の技術】

7セグメント表示などのセグメント表示を行う液晶表示装置は、一般に、液晶の上面側および下面側に配置された対向する 1 対の電極間にパルス状の電界を印加し続けることによって液晶を点灯状態にし、電極間に電界を印加しないことによって液晶を非点灯状態にする。

【0 0 0 3】

例えば、7セグメント表示を行う液晶表示装置において、スタティック駆動が行われる場合には、1 対の電極のうちの一方が、7 個の表示部（セグメント）のそれぞれに対応したセグメント電極に相当し、1 対の電極のうちの他方がコモン電極に相当する。そして、コモン電極にパルス状の電圧を印加する。その状態において、点灯させたいセグメントに対応するセグメント電極に、コモン電極に印加される電圧と逆相の電圧を印加することによって、電極間にパルス状の電界を印加し続ける状態が実現される。また、消灯させたいセグメントに対応するセグメント電極に、コモン電極に印加される電圧と同相の電圧を印加することによって、電極間に電界を印加しない状態が実現される。

【0 0 0 4】

スタティック駆動による液晶表示装置では、セグメント数が増えると、駆動回路の規模が大きくなるとともに接続端子数が増えるという問題がある。例えば、各種計量計器（ガスメータや電力メータ等）のような桁数の多い数値表示を行う表示器に対してスタティック駆動による液晶表示装置を適用しようとする、表示桁数が多いので、駆動回路の規模が大きくなるとともに接続端子数が増える。そのような問題を解消するために、時分割駆動によってセグメント表示を行う液晶表示装置が用いられている。時分割駆動では、幾つかのセグメントを1つのグループとし、そのグループ内の各セグメントが時分割で駆動される。時分割駆動を用いると、スタティック駆動による液晶表示装置に比べて駆動回路規模を小さくし接続端子数を少なくすることができる。

【0005】

【発明が解決しようとする課題】

しかし、時分割駆動によってセグメント表示を行う液晶表示装置では、スタティック駆動による液晶表示装置に比べて消費電力が多くなるという課題がある。また、時分割駆動の対象となる1グループ内のセグメント数が多くなるとコントラストが低下するという課題もある。また、スタティック駆動でも、ちらつきの発生を防止するために駆動電圧としての電圧パルスのパルス周波数をある程度高くしなければならず、その結果、消費電力が増加するという課題がある。

【0006】

そこで、本発明は、スタティック駆動によっても時分割駆動によっても消費電力を低減することができる、とともちらつきのないセグメント表示を行うことができる液晶表示装置および液晶表示装置の駆動方法を提供することを目的とする。

【0007】

【課題を解決するための手段】

本発明の液晶表示装置は、電圧非印加時に複数の安定状態を呈する液晶を用い安定状態のうちの一つを点灯状態とし他の一つを非点灯状態として複数桁の数値のセグメント表示を行う液晶表示装置であって、セグメント電極が設けられている基板に対向する基板に設けられているコモン電極が複数桁の各桁単位に分離さ

れていることを特徴とする。

【 0 0 0 8 】

液晶表示装置は、全ての桁の全てのセグメント電極に対して、駆動電圧を印加するための配線が接続されている構成であってもよい。すなわち、スタティック駆動によって表示を行う液晶表示装置に対して本発明を適用することができる。

【 0 0 0 9 】

液晶表示装置は、駆動回路が、一つの桁の表示を実現する各セグメントに対応した各セグメント電極のうち、表示状態が変更されるセグメントに対応したセグメント電極にのみ、コモン電極と電位差を生ずる電圧を印加するように構成されていてもよい。そのような構成によれば、消費電力がより低減されるとともに、表示の更新に伴うちらつきがさらに低減する。

【 0 0 1 0 】

液晶表示装置は、各桁の同位置のセグメント電極が共通電極となっている構成であってもよい。すなわち、デューティ駆動によって表示を行う液晶表示装置に対しても本発明を適用することができる。また、各桁の同位置のセグメント電極を共通電極とするので、駆動回路の構成が簡単になる。

【 0 0 1 1 】

液晶表示装置は、デューティ駆動を実行する場合に桁数をデューティとする線順次駆動を行う駆動回路を備えた構成であってもよい。桁数をデューティとすることから、駆動回路の構成は複雑化しない。

【 0 0 1 2 】

液晶表示装置は、駆動回路が、各桁毎に、駆動する桁の表示を初期化してから点灯状態または非点灯状態に対応した電圧をセグメント電極およびコモン電極に印加するように構成されていてもよい。電圧非印加時に複数の安定状態を呈する液晶の状態を一の状態から他の状態に遷移させる場合に比べて、一旦初期化する場合には、電圧印加時間が短い。すなわち、駆動する桁の表示を初期化してから点灯状態または非点灯状態に対応した電圧を印加するように構成すれば、表示の更新を速くすることができる。

【 0 0 1 3 】

また、駆動回路が、全ての桁の表示を一括して初期化してから、点灯状態または非点灯状態に対応した電圧を各桁のセグメント電極およびコモン電極に印加するように構成されていてもよい。そのような構成によれば、表示の更新をさらに速くすることができる。

【 0 0 1 4 】

液晶表示装置は、セグメント電極およびコモン電極に駆動電圧を印加する駆動回路を備え、駆動回路が、表示状態の変更に際して、表示される数値が変化する桁に対応したコモン電極にのみ電圧を印加するように構成されていてもよい。すなわち、数値が変化しない桁に対応したコモン電極には電圧を印加しないように構成されていてもよい。そのような構成によれば、消費電力をより低減することができる。

【 0 0 1 5 】

液晶表示装置は、一定周期毎に全桁の表示書き換えを行う周期書換手段を備えていてもよい。そのような周期書換手段が設けられている場合には、長期間にわたって表示の更新要求が生じない場合であっても表示素子の焼きつきを防止することができる。

【 0 0 1 6 】

【発明の実施の形態】

以下、本発明の実施の形態を説明する。本発明において用いられる液晶表示装置は、メモリ型カイラルネマチック液晶を用いたものである。カイラルネマチック液晶は、ネマチック液晶と光学活性物質を混合して製造される。カイラルネマチック液晶を一对の平行した基板間に挟持し、液晶のディレクタが一定周期毎に回転するねじれ構造のねじれの中心軸（ヘリカル軸と呼ぶ。）が基板に対して平均的に垂直方向になるように配列させるとき、そのねじれの向きに対応した円偏光を反射する。反射する光の中心波長は、基板面に平行な液晶のディレクタがそのねじれによって1回転する間のヘリカル軸上の距離（ヘリカルピッチと呼ぶ。）とネマチック液晶の基板面に対して平行な2次元面での平均屈折率の積になる。

【 0 0 1 7 】

このように、カイラルネマチック液晶がそのヘリカルピッチと液晶の屈折率により特定の波長の円偏光を反射する現象を選択反射と呼んでいる。そして、この選択反射を示す液晶配列はプレナー配列と呼ばれている。

【 0 0 1 8 】

カイラルネマチック液晶は、上記の配列とは別の液晶配列として複数の液晶ドメインのヘリカル軸が基板に対してランダム方向または非垂直方向に配列している配列（フォーカルコニックと呼ぶ。）をとることもできる。フォーカルコニックでは、多くの液晶では全体として弱い散乱状態を示し、選択反射のように特定の波長の光を反射することはない。

【 0 0 1 9 】

この2つの状態（プレナーとフォーカルコニック）は電界が印加されていないときでも安定であり、プレナーの選択反射は偏光板を用いないため明るい。カイラルネマチック液晶を用い、その選択反射を利用する液晶光学素子は、電界を印加しない状態でもその液晶配向が保持されることによりメモリ型として機能できるので、消費電力が少ない液晶光学素子を得ることができる。

【 0 0 2 0 】

図1（a）に示すように、プレナーでは、多数の棒状分子による多くのドメイン（図において鼓型で示す）が生じ、ドメインごとに僅かずつらせん軸方向が異なり、平均的ならせん軸方向がほぼ基板面に垂直な方向を向いている。このとき、入射した外光の特定波長を反射することが知られている。この波長を選択反射波長と呼ぶ。この反射により、特定の色が得られる。

【 0 0 2 1 】

図1（b）に示すフォーカルコニックでは、ドメインごとのらせん軸方向がランダム分布し、基板に垂直方向での液晶ドメインの平均的な屈折率が異なることにより散乱現象が生ずることが多い。このとき、外光が入射する側とは反対側の基板に吸収層を設けることによって吸収層の色の表示が得られる。

【 0 0 2 2 】

選択反射を呈するプレナーのカイラルネマチック液晶に対して所定振幅以上の電圧を印加し、電圧を遮断するとプレナーはフォーカルコニックに変化し、フ

フォーカルコニックのカイラルネマティック液晶にさらに振幅の大きな電圧を印加すると、電圧遮断後の状態はプレナーとなる。高電圧が印加されてプレナーとなる場合には、初期状態がプレナー、フォーカルコニックいずれの場合も、電圧印加時に液晶分子の長軸方向が電圧印加方向に揃うホメオトロピックを経由する。ホメオトロピックにあるカイラルネマティック液晶が電圧遮断後にプレナーに再配列する間には、幾つかの液晶配列を経由するため、液晶の粘性によっては数 100 m 秒 (m s e c) から数秒の時間が必要になることがある。

【0023】

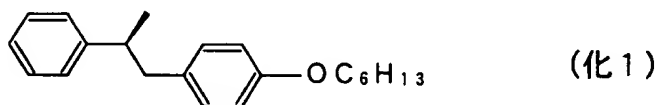
図2には、ガラス基板1A、1B、電極2A、2B、高分子薄膜3A、3B、液晶組成物4、光吸収体5が備えられた液晶光学素子が示されている。液晶光学素子は、電圧非印加で選択反射状態と微散乱状態を呈する素子である。電極を支持する基板は、ガラス基板でも樹脂基板でもよく、また、ガラス基板と樹脂基板の組み合わせでもよい。反射表示素子として用いる場合には、どちらか一方の基板の内面または外面に光吸収体を設置するか、または、基板として光吸収機能を持ったものを用いてもよい。

【0024】

例えば、 $T_c = 87^\circ \text{C}$ 、 $\Delta n = 0.231$ 、 $\Delta \epsilon = 16.5$ 、粘度 $\eta = 32 \text{ mPa} \cdot \text{s}$ 、比抵抗 $2 \times 10^{11} \Omega \cdot \text{cm}$ のネマチック液晶84.7部に、(化1)に示すカイラル剤5.1部、(化2)に示すカイラル剤5.1部、(化3)に示すカイラル剤5.1部を溶解混合すると、ヘリカルピッチ約 $0.34 \mu\text{m}$ のメモリ性を有するカイラルネマチック液晶を得ることができる。

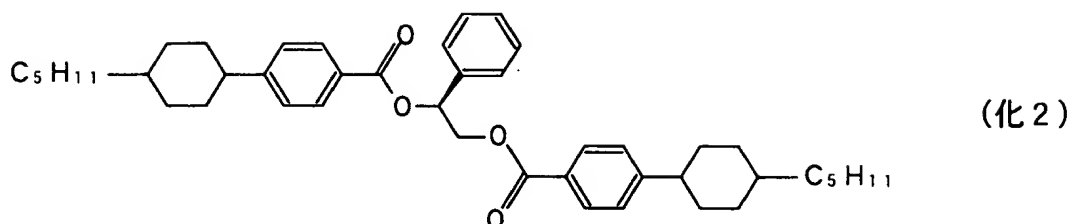
【0025】

【化1】



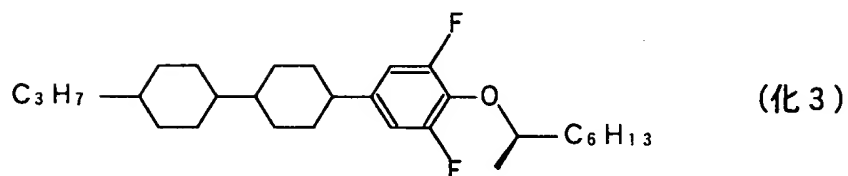
【 0 0 2 6 】

【化 2】



【 0 0 2 7 】

【化 3】



【 0 0 2 8 】

(実施の形態 1) 図 3 は、上記の液晶光学素子を用いた液晶表示素子（以下、表示素子という。） 1 0 0 におけるセグメント電極の配置例を示す平面図である。この実施の形態では、6 桁分の 7 セグメント表示および点表示を行うことができる。なお、図中の丸付き数字は桁の番号を示す。図 3 に示すように、1 桁目の表示を行うためにセグメント電極 1 1 a ～ 1 1 h が設けられ、2 桁目の表示を行うためにセグメント電極 1 2 a ～ 1 2 h が設けられ、3 桁目の表示を行うためにセグメント電極 1 3 a ～ 1 3 h が設けられている。また、4 桁目の表示を行うためにセグメント電極 1 4 a ～ 1 4 h が設けられ、5 桁目の表示を行うためにセグメント電極 1 5 a ～ 1 5 h が設けられ、6 桁目の表示を行うためにセグメント電極

16a～16hが設けられている。

【0029】

表示素子100において液晶を挟んでセグメント電極と対向するように配置されるコモン電極は、セグメント電極と同形状に形成されたり、セグメント電極を包含するような形状に形成されたりする。ただし、コモン電極は、各桁毎の共通電極である。すなわち、コモン電極がセグメント電極と同形状に形成される場合には、分離している電極部分（例えば、セグメント電極11a～11hのそれぞれに対応した電極部分）が電氣的に接続されている。

【0030】

図4は、セグメント電極11a～11h, 12a～12h, 13a～13h, 14a～14h, 15a～15h, 16a～16h（以下、セグメント電極11a～16hと記載する。）およびコモン電極COM1, COM2, COM3, COM4, COM5, COM6の接続状態を示す配線図である。この実施の形態では、全てのセグメント電極11a～16hに対して、それぞれ接続線21a～21h, 22a～22h, 23a～23h, 24a～24h, 25a～25h, 26a～26hが配線されている。

【0031】

ただし、図4では、記載の煩雑を避けるために、2桁目～5桁目に関する接続線の符号22a～22h, 23a～23h, 24a～24h, 25a～25hと、セグメント電極の符号11a～11h, 12a～12h, 13a～13h, 14a～14h, 15a～15h, 16a～16hとは記載省略されている。各桁において、接続線を示す符号中のアルファベットはセグメント電極を示す符号中のアルファベットに対応している。例えば、2桁目における接続線22aはセグメント電極12aに接続されていることを示す。各セグメント電極11a～16hは端子部40を介して駆動回路に接続され、各コモン電極COM1～COM6は端子部50を介して駆動回路に接続される。

【0032】

図5は、液晶表示装置の駆動回路の一例を示すブロック図である。この駆動回路はスタティック駆動を行う。駆動回路は、外部のMPU等により指示される表

示内容を格納するピクセルレジスタ 2 0 1、一定時間を計測するタイマ 2 0 2、表示動作の開始を指示するスタートビットを保持するスタートビットレジスタ 2 0 3、表示素子 1 0 0 への電圧印加時間を制御するタイミング制御回路 2 0 4、コモン電極 COM 1 ~ COM 6 への印加電圧を選択するアナログスイッチ 2 0 5、およびセグメント電極 (SEG) 1 1 a ~ 1 6 h への印加電圧を選択するアナログスイッチ 2 0 6 を有する。

【 0 0 3 3 】

表示を行わせるために、MPU はピクセルレジスタ 2 0 1 に表示内容を書き込む。図 6 に示すように、ピクセルレジスタ 2 0 1 において、制御可能な表示内容を示す N ビット 2 1 1、その表示内容が有効であることを示す V ビット 2 1 2、および前回表示した内容を示す P ビット 2 1 3 の 3 ビットで 1 ピクセル当たりのレジスタ 2 1 0 が構成される。ピクセルとは、図 3 に示す各セグメント電極 1 1 a ~ 1 6 h のそれぞれに対応したセグメントである。なお、V ビット 2 1 2 が「1」であるときには、強制書き込みが指示される。また、レジスタ 2 1 0 は、N ビット 2 1 1 と P ビット 2 1 3 の排他的論理和を出力する排他的論理和回路 2 1 4 および排他的論理和回路 2 1 4 の出力と V ビット 2 1 2 との論理和をとる論理和回路 2 1 5 を含む。レジスタ 2 1 0 は、全てのピクセルのそれぞれに対応して設けられている。

【 0 0 3 4 】

N ビット 2 1 1 の値は、タイミング制御回路 2 0 4 への ON 信号となり、論理和回路 2 1 5 の出力はタイミング制御回路 2 0 4 への EN 信号となる。タイミング制御回路 2 0 4 は、N ビット 2 1 1、V ビット 2 1 2 および P ビット 2 1 3 の状態が反映されている EN 信号と ON 信号とに応じて、アナログスイッチ 2 0 5、2 0 6 の切替制御を行う。

【 0 0 3 5 】

図 7 に示すように、レジスタ 2 1 0 の 3 ビットの状態に応じて、すなわち EN 信号と ON 信号とに応じて、各セグメント電極 1 1 a ~ 1 6 h について、オン状態の書き込み (ON 書き込み)、オフ状態の書き込み (OFF 書き込み)、無印加のいずれかの動作が選択される。ここで、オン状態とはカイラルネマティック

液晶における選択反射を呈するプレナーの表示、オフ状態とはカイラルネマティック液晶における散乱状態を呈するフォーカルコニックの場合の光吸収体 5 による吸収色表示とする。

【 0 0 3 6 】

最初の状態では P ビット 2 1 3 が不定であるため、MPU は、最初の表示を指示する際に必ず V ビット 2 1 2 を「1」にセットした上で、N ビット 2 1 1 に表示内容を書き込む。MPU は、全てのピクセルについてのレジスタ 2 1 0 に対して、そのような設定を行う。全てのピクセルについて設定し終えたら、MPU は、スタートビットレジスタ 2 0 3 に「1」を書き込み表示動作の開始を指示する。表示動作の開始が指示されると、タイミング制御回路 2 0 4 は、コモン電極用のアナログスイッチ 2 0 5 およびセグメント電極用のアナログスイッチ 2 0 6 の選択を行い、表示素子の各電極に所定の電圧を印加する。コモン電極およびセグメント電極の駆動波形を図 8 に示す。

【 0 0 3 7 】

最初の表示では、全てのピクセルに表示を書き込むために、全てのコモン電極 COM 1 ～ COM 6 と全てのセグメント電極 1 1 a ～ 1 6 h に所定の電圧を印加する。全ての電極の初期状態は接地レベル（GND）であるとする。なお、最初の表示は、例えば、1 桁目～6 桁目に「0 0 0 0 0 0」が現れるような表示である。

【 0 0 3 8 】

タイミング制御回路 2 0 4 は、表示開始とともに、全てのコモン電極 COM 1 ～ COM 6 に V 1 電圧が印加されるようにコモン電極用のアナログスイッチ 2 0 5 を設定する。印加時間 T が経過したら、印加電圧が GND に戻るようにアナログスイッチ 2 0 5 を設定する。セグメント電極 1 1 a ～ 1 6 h については、オン表示を行う場合には、印加時間 T 経過後に V 1 の電圧がセグメント電極に印加されるようにセグメント電極用のアナログスイッチ 2 0 6 を設定する。オフ表示を行う場合には、まず V 3 の電圧が印加されるようにし、印加時間 T が経過したら V 2 の電圧が印加されるようにし、さらに印加時間 T が経過したら、印加電圧が GND に戻るようにアナログスイッチ 2 0 6 を制御する。ここで、各電圧の関係

は、 $V1 - V3 = V2$ である。

【0039】

以上のようにして、無印加の場合には、セグメント電極－コモン電極間には電界は印加されず、オン表示を行う場合には、セグメント電極－コモン電極間にカイラルネマティック液晶をプレナーにするための比較的高い電圧が印加される。また、オフ表示を行う場合には、セグメント電極－コモン電極間にカイラルネマティック液晶をフォーカルコニックにするための比較的低い電圧が印加される。

【0040】

表示開始から2Tの時間が経過すると、表示動作は終了し、カイラルネマティック液晶による表示素子100に表示が書き込まれる。表示動作が終了すると、ピクセルレジスタ201の全てのレジスタ210におけるVビット212が「0」にクリアされ、Nビット211の内容を維持したまま、Nビット211の内容がPビット213にコピーされる。よって、実行された表示動作の内容がPビット213に記憶される。また、スタートビットレジスタ203に保持されるスタートビットも「0」にクリアされ、次の表示開始の指示を待つ状態になる。

【0041】

カイラルネマティック液晶では、書き込まれた内容が保持されるので、MPUは、6桁の数字を表示する表示素子100における表示内容が変わらない限り、新たな書込動作を行う必要はない。従って、消費電力は極めて小さい。

【0042】

表示の更新を行う場合は、MPUは、最初の表示の場合と同様にピクセルレジスタ201における各ピクセルのレジスタ210のNビット211に表示内容を書き込む。このとき、Vビット212には「1」をセットしない。また、スタートビットを「1」に設定し表示動作の開始を指示する。Vビット212が「0」であるから、すなわち論理和回路215の一方の入力が「1」であるから、前回表示した内容であるPビット213と今回の表示内容であるNビット211の排他的論理和の状態（排他的論理和回路214の出力状態）で動作が決定される。

【0043】

コモン電極COM1～COM6に電圧を印加するための動作、およびオン表示

およびオフ表示についてセグメント電極 1 1 a ~ 1 6 h に電圧を印加するための動作は、既に説明した動作と同じである。しかし、表示の更新を行う必要がないピクセルに対しては、対応するセグメント電極の状態を対向するコモン電極と同電位にするための動作が発生する。つまり、図 7 に示すように、N ビット 2 1 1 が P ビット 2 1 3 と同じであって E N 信号が「0」である場合には、すなわち、表示状態を変更する必要がない場合には、セグメント電極－コモン電極間には電界は印加されない。

【 0 0 4 4 】

このように、表示の更新を行う必要のないピクセルについては電界が印加されないで表示素子 1 0 0 全体として消費電力は極めて小さい。また、表示素子 1 0 0 をガスメータや電力メータ等の計量計器に適用した場合には、上の桁ほど表示の更新の機会が少ない。つまり、高位の桁は、その下の桁からの繰り上げが生ずるときにのみ表示の更新が必要とされるだけであり、高位の桁については消費電力はさらに小さくなる。さらに、表示状態の更新が必要とされるピクセルのみが書き換えられるので、表示の更新等に際してちらつきが目立つということもない。

【 0 0 4 5 】

なお、この実施の形態では、各桁に対応してコモン電極 COM 1 ~ COM 6 が設けられているので、表示の更新が必要とされない桁については、その桁のコモン電極と各セグメント電極に何らの電圧も印加しないようにすることもできる。すなわち、初期状態の GND の電位のままにしておいてもよい。

【 0 0 4 6 】

また、タイマ 2 0 2 が設けられているので、一定時間が経過する毎に自動的に表示の再書き込みを行うこともできる。タイマ 2 0 2 からの一定時間が経過したことを示す信号でスタートビットを「1」に設定するとともに、ピクセルレジスタ 2 0 1 の全てのレジスタ 2 1 0 の V ビットを「1」にする。その状態では、図 7 に示すように、N ビット 2 1 1 の内容すなわち ON 信号だけに依存した表示がカイラルネマティック液晶に書き込まれる。N ビット 2 1 1 の内容は、前回の表示に対応しているので、表示は変更されずに再書き込みが行われることになる。

ピクセルレジスタ 2 0 1 の全てのレジスタ 2 1 0 の V ビットが「1」に設定されるので、表示素子 1 0 0 の全桁の全てのピクセルに、オン書き込みまたはオフ書き込みがなされる。従って、タイマ 2 0 2 を含む駆動回路は、一定周期毎に全桁の表示書き換えを行う周期書換手段を実現する。

【 0 0 4 7 】

この実施の形態では、表示の変更が必要とされないピクセルについては、コモン電極—セグメント電極間に電界が印加されない。すなわち、ある桁における少なくとも 1 つのピクセルにおいて表示の更新が必要である場合にはその桁のコモン電極に電圧を印加する必要があるが、表示の変更が必要とされないピクセルについては、図 8 に「無印加」として示すように、セグメント電極に対して、コモン電極と電位差を生ずるような電圧は印加されない。また、表示の変更が必要とされない桁については、その桁のコモン電極と各セグメント電極に何らの電圧も印加しないようにすることができる。すなわち、GND の電位のままとすることもできる。

【 0 0 4 8 】

すると、消費電力は小さくなるが、長期間の電圧無印加によって、カイラルネマティック液晶の特性に起因して表示状態の変更が困難になることがある。すなわち、オン書き込みまたはオフ書き込みのための電圧を印加しても、オン状態またはオフ状態にならないことがある。これを焼きつきと呼ぶことにすると、表示素子 1 0 0 における高位の桁ほど、表示の更新の機会が少ないので焼きつきが生じやすくなる。

【 0 0 4 9 】

しかし、タイマ 2 0 2 を用いて一定時間（例えば、1 時間）毎に再書き込みを行うようにすれば、表示素子 1 0 0 における全てのピクセルにオン書き込みまたはオフ書き込みがなされるので、焼きつきの発生が防止される。

【 0 0 5 0 】

なお、一定時間毎に全てのピクセルの再書き込みを行う場合に、必ずホメオトロピックを経由するような電圧をカイラルネマティック液晶に印加することが好ましい。すなわち、全てのピクセルをリセット（初期化）した後に、再書き込み

前の表示状態にすることが好ましい。

【 0 0 5 1 】

(実施の形態 2) 図 9 は、セグメント電極 1 1 a ～ 1 6 h およびコモン電極 COM 1, COM 2, COM 3, COM 4, COM 5, COM 6 の接続状態を示す配線図である。この実施の形態では、6 桁の各桁における同じ位置にあるセグメント電極が共通電極となっている。すなわち、セグメント電極 1 1 a, 1 2 a, 1 3 a, 1 4 a, 1 5 a, 1 6 a が接続線 SEG 1 で接続され、セグメント電極 1 1 b, 1 2 b, 1 3 b, 1 4 b, 1 5 b, 1 6 b が接続線 SEG 2 で接続され、セグメント電極 1 1 c, 1 2 c, 1 3 c, 1 4 c, 1 5 c, 1 6 c が接続線 SEG 3 で接続されている。

【 0 0 5 2 】

また、セグメント電極 1 1 d, 1 2 d, 1 3 d, 1 4 d, 1 5 d, 1 6 d が接続線 SEG 4 で接続され、セグメント電極 1 1 e, 1 2 e, 1 3 e, 1 4 e, 1 5 e, 1 6 e が接続線 SEG 5 で接続され、セグメント電極 1 1 f, 1 2 f, 1 3 f, 1 4 f, 1 5 f, 1 6 f が接続線 SEG 6 で接続されている。そして、セグメント電極 1 1 g, 1 2 g, 1 3 g, 1 4 g, 1 5 g, 1 6 g が接続線 SEG 7 で接続され、セグメント電極 1 1 h, 1 2 h, 1 3 h, 1 4 h, 1 5 h, 1 6 h が接続線 SEG 8 で接続されている。

【 0 0 5 3 】

ただし、図 9 では、記載の煩雑を避けるために、セグメント電極の符号 1 1 a ～ 1 6 h は記載省略されているが、各セグメント電極 1 1 a ～ 1 6 h の位置関係は図 3 に示すとおりである。各セグメント電極 1 1 a ～ 1 6 h は接続線 SEG 1 ～ SEG 8 および端子部 4 0 を介して駆動回路に接続され、各コモン電極 COM 1 ～ COM 6 は端子部 5 0 を介して駆動回路に接続される。なお、以下で、接続線 SEG 1 ～ SEG 8 のそれぞれで接続されているセグメント電極のグループ（例えば SEG 1 についてのセグメント電極 1 1 a, 1 2 a, 1 3 a, 1 4 a, 1 5 a, 1 6 a からなるグループ）を、特に個別に表現する必要がない限り、それぞれセグメント電極 SEG 1 ～ SEG 8 と呼ぶことにする。セグメント電極 SEG 1 ～ SEG 8 は、それぞれ共通電極に相当する。

【 0 0 5 4 】

図 1 0 は、液晶表示装置の駆動回路の一例を示すブロック図である。この駆動回路はデューティ駆動を行う回路であるが、特に、桁数（この例ではコモン電極数と同じ）をデューティとする線順次駆動を行う。線順次駆動は、最初の表示が行われるとき、および表示の更新が行われるときに、それぞれ 1 回だけ実行されるが、さらに、一定時間毎に表示の更新を行う場合には、そのときにも 1 回だけ実行される。

【 0 0 5 5 】

駆動回路は、外部の M P U 等により指示される表示内容を格納するピクセルレジスタ 3 0 1、一定時間を計測するタイマ 3 0 2、表示動作の開始を指示するスタートビットを保持するスタートビットレジスタ 3 0 3、表示素子 1 0 0 への電圧印加時間を制御するタイミング制御回路 3 0 4、コモン電極 C O M 1 ~ C O M 6 への印加電圧を選択するアナログスイッチ 3 0 5、およびセグメント電極 S E G 1 ~ S E G 8 への印加電圧を選択するアナログスイッチ 3 0 6 を有する。

【 0 0 5 6 】

表示を行わせるために、M P U はピクセルレジスタ 3 0 1 に表示内容を書き込む。図 1 1 に示すように、ピクセルレジスタ 3 0 1 において、制御可能な表示内容を示す N ビット 2 1 1、その表示内容が有効であることを示す V ビット 2 1 2、および前回表示した内容を示す P ビット 2 1 3 の 3 ビットで 1 ピクセル当たりのレジスタ 2 1 0 が構成される。また、レジスタ 2 1 0 は、N ビット 2 1 1 と P ビット 2 1 3 の排他的論理和を出力する排他的論理和回路 2 1 4 および排他的論理和回路 2 1 4 の出力と V ビット 2 1 2 との論理和をとる論理和回路 2 1 5 を含む。レジスタ 2 1 0 は、全てのピクセル（図 3 に示す各セグメント電極 1 1 a ~ 1 6 h のそれぞれに対応したセグメント）のそれぞれに対応して設けられている。

【 0 0 5 7 】

図 1 1 において、O N 1 - 1 とは、コモン電極 C O M 1 に対応している 1 桁目における第 1 のピクセル（例えばセグメント電極 1 1 a に対応したピクセル）についての O N 信号を示す。また、E N 1 - 1 とは、コモン電極 C O M 1 に対応し

ている 1 桁目における第 1 のピクセル（例えばセグメント電極 1 1 a に対応したピクセル）についての EN 信号を示す。そして、EN - 1 信号は、1 桁目についての EN 信号を示す。

【 0 0 5 8 】

ピクセルレジスタ 3 0 1 は、各コモン電極 COM 1 ~ COM 6 に対応した各桁の数（この例では 6）分の論理和回路を有する。図 1 1 には、1 桁目に対応した論理和回路 2 1 6 が示されている。1 桁目に対応した論理和回路 2 1 6 には、1 桁目における全てのピクセル（8 個のピクセル）に対応した EN 信号（EN 1 - 1 ~ EN 1 - 8）が入力されている。他の桁に対応した論理和回路についても、その桁における全てのピクセルに対応した EN 信号が入力される。従って、論理和回路 2 1 6 および他の 5 個の論理和回路は、それぞれ、対応する桁において、1 つ以上の EN 信号（1 桁目については EN 1 - 1 ~ EN 1 - 8 のうちの 1 つ以上）が「1」であれば、その桁についての EN 信号（1 桁目なら EN - 1 信号）を「1」にする。なお、以下、1 桁目に対応した論理和回路 2 1 6 だけでなく、他の桁に対応した論理和回路も論理和回路 2 1 6 と表記することがある。

【 0 0 5 9 】

N ビット 2 1 1 の値は、タイミング制御回路 3 0 4 への ON 信号となり、論理和回路 2 1 5 の出力は、対応するピクセルについての EN 信号となる。そして、論理和回路 2 1 6 の出力は、対応する桁についての EN 信号となる。1 桁目についての EN 信号が、図 1 1 に示す EN - 1 信号である。タイミング制御回路 3 0 4 は、対応する桁についての EN 信号と各ピクセルに対応した ON 信号とにもとづいて、アナログスイッチ 3 0 5, 3 0 6 の設定制御を行う。例えば、1 桁目の第 1 のピクセル（セグメント電極 1 1 a に対応したピクセル）について、1 桁目の EN 信号と第 1 のピクセルについての ON 信号とから、セグメント電極 SEG 1 への印加電圧を決定する。決定の仕方は、図 7 に示したとおりである。

【 0 0 6 0 】

最初の状態では、MPU は、表示を指示する際に必ず V ビット 2 1 2 を「1」にセットし、N ビット 2 1 1 に表示内容を書き込む。全てのピクセルについてのレジスタ 2 1 0 に対して、そのような設定を行う。全てのピクセルについて設定

し終えたら、MPUは、スタートビットレジスタ303に「1」を書き込み表示動作の開始を指示する。表示動作の開始が指示されると、タイミング制御回路304は、コモン電極用のアナログスイッチ305およびセグメント電極用のアナログスイッチ306の設定を行い、表示素子の各電極に所定の電圧を印加する。

【0061】

最初の表示では、全ての桁の全てのピクセルに表示を書き込む。よって、タイミング制御回路304は、コモン電極COM1～COM6を走査しながら、走査されたコモン電極に対応した桁における各ピクセルにオン書き込みまたはオフ書き込みのための電圧が印加されるように、各セグメント電極SEG1～SEG8に所定の電圧を印加する。ここで、全ての電極の初期状態をVMとする。

【0062】

具体的には、タイミング制御回路304は、表示開始とともにコモン電極COM1に+VRの電圧が印加されるように、コモン電極用のアナログスイッチ305の設定処理を行う。印加時間Tが経過したら、-VRの電圧がコモン電極COM1に印加されるように、アナログスイッチ305の設定処理を行う。印加時間Tが経過したら、次のコモン電極COM2について、コモン電極COM1についての処理と同じ処理を行う。そして、順次、他のコモン電極COM3～COM6について同じ処理を行って、各コモン電極COM1～COM6の走査を行っていく。

【0063】

最後のコモン電極COM6に対する+VRおよび-VRの電圧の印加が終了すると、コモン電極COM1～COM6への印加電圧をVMに戻す。ここで、 $|(+VR) - VM| = |VM - (-VR)|$ である。コモン電極COM1～COM6およびセグメント電極SEG1～SEG8の駆動波形を図12に示す。ただし、図12では、コモン電極COM1, COM2, COM6およびセグメント電極SEG1の駆動波形の例が示されている。

【0064】

図12に示すオン状態の書き込み（ON書き込み）において印加される電圧は、カイラルネマティック液晶をフォーカルコニックからプレナーにするのに十分

な電圧である。また、オフ状態の書き込み（OFF書き込み）において印加される電圧は、カイラルネマティック液晶をプレナーからフォーカルコニックにするのに十分な電圧である。上述したように、オン状態とはカイラルネマティック液晶における選択反射を呈するプレナーの表示、オフ状態とはカイラルネマティック液晶における散乱状態を呈するフォーカルコニックの場合の光吸収体5による吸収色表示である。

【0065】

セグメント電極SEG1～SEG8については、タイミング制御回路304は、コモン電極への電圧印加に同期して、その桁のセグメント電極に対応するピクセルへのオン表示を行う場合には、 $-VC$ の電圧が印加時間Tの間印加され、その後 $+VC$ の電圧が印加時間Tの間印加されるように、セグメント電極用のアナログスイッチ306の設定処理を行う。オフ表示を行う場合には、先に $+VC$ の電圧が印加時間Tの間印加され、その後 $-VC$ の電圧が印加時間Tの間印加されるように、セグメント電極用のアナログスイッチ306の設定処理を行う。このようなセグメント電極SEG1～SEG8に対する電圧印加の処理を、コモン電極COM1～COM6の走査に同期して実行していく。

【0066】

最後のコモン電極COM6の走査に同期したセグメント電極SEG1～SEG8に対する電圧印加処理が終了したら、各セグメント電極SEG1～SEG8への印加電圧を V_M に戻す。ここで、 $|(+VC) - V_M| = |V_M - (-VC)|$ であり、カイラルネマティック液晶の状態遷移が起きない電位差とすることにより、同一セグメント電極（共通電極）につながれた他のピクセルの表示を変化させないようにする。

【0067】

最後のコモン電極COM6への電圧印加終了後、全ての表示動作が終了し、カイラルネマティック液晶による表示素子100に表示が書き込まれる。表示動作が終了すると、ピクセルレジスタ301における全てのレジスタ210におけるVビット212が「0」にクリアされ、Nビット211の内容を維持したまま、Nビット211の内容がPビット213にコピーされる。よって、実行された表

示動作の内容がPビット213に記憶される。また、スタートビットレジスタ303に保持されるスタートビットも「0」にクリアされ、次の表示開始の指示を待つ状態になる。

【0068】

カイラルネマティック液晶では、書き込まれた内容が保持されるので、MPUは、6桁の数字を表示する表示素子100における表示内容が変わらない限り、新たな書込動作を行う必要はない。従って、消費電力は極めて小さい。

【0069】

表示の更新を行う場合は、最初の表示の場合と同様に、MPUは、ピクセルレジスタ301の各ピクセルに対応したレジスタ210のNビット211に表示内容を書き込む。このとき、Vビット212に「1」にセットしない。そして、スタートビットレジスタ303に「1」を設定し表示動作の開始を指示する。Vビットが「1」であるから、前回表示した内容であるPビット213と今回の表示内容であるNビット211との排他的論理和の状態が動作が決定される。オン書き込みおよびオフ書き込みの動作は、最初の表示の場合と同様であるが、無印加が選択される場合には以下のような動作が行われる。

【0070】

タイミング制御回路304は、あるコモン電極に対向する全てのセグメント電極SEG1～SEG8に対応するピクセルレジスタ301のEN出力信号の論理和の状態（あるコモン電極に対応した論理和回路216の出力）が「0」の場合には、そのコモン電極および対向する全てのセグメント電極SEG1～SEG8をVM状態のまま変化させないように、すなわち電圧を印加させないようにアナログスイッチ305、306を設定する。図13には、コモン電極COM2に対向する全てのセグメント電極SEG1～SEG8に対応するピクセルレジスタ301のEN出力信号の論理和の状態が「0」であった場合の駆動波形が示されている。ただし、図13にはセグメント電極SEG1の駆動波形のみが示されている。ただし、他の電極SEG2～SEG8の駆動波形もセグメント電極SEG1の駆動波形と同じである。

【0071】

従って、デューティ駆動が行われる場合も、ある桁において表示の更新が行われるピクセルが一つもない場合には、その桁の全てのピクセルに対して電圧印加はなされない。なお、電圧無印加の状態を作る場合に、コモン電極の走査をスキップしたり、電圧無印加のセグメント電極への電圧印加をスキップさせてもよい。

【 0 0 7 2 】

また、あるコモン電極に対応した全てのピクセルに対応するレジスタ 2 1 0 からの E N 信号の論理和の状態が「1」の場合には、そのコモン電極に対応した桁の全てのピクセルに対してオン書き込みまたはオフ書き込みの電圧印加がなされる。この場合、表示の更新が必要とされないピクセルについても電圧印加がなされるが、前回の書き込み時と同じ表示が書き込まれる。

【 0 0 7 3 】

この実施の形態でも、タイマ 3 0 2 が設けられているので、一定時間が経過する毎に自動的に表示の再書き込みを行うこともできる。タイマ 3 0 2 からの一定時間が経過したことを示す信号でスタートビットを「1」に設定するとともに、ピクセルレジスタ 3 0 1 の全てのレジスタ 2 1 0 の V ビットを「1」にする。その状態では、図 7 に示すように、N ビット 2 1 1 の内容すなわち O N 信号だけに依存した表示がカイラルネマティック液晶に書き込まれる。N ビット 2 1 1 の内容は、前回の表示に対応しているので、表示は変更されずに再書き込みが行われることになる。ピクセルレジスタ 3 0 1 の全てのレジスタ 2 1 0 の V ビットが「1」に設定されるので、表示素子 1 0 0 の全桁の全てのピクセルに、オン書き込みまたはオフ書き込みがなされる。

【 0 0 7 4 】

この実施の形態では、デューティ駆動としてコモン電極の数をデューティとする線順次駆動が行われ、かつ、走査の方向はコモン電極 C O M 1 からコモン電極 C O M 6 に向かう方向である。よって、高位の桁の表示は、その桁の直下の桁からの桁上がりが発生するときのみ表示の更新が必要とされる。そして、直下の桁の表示の更新が行われた直後に、高位の桁の表示の更新が行われる。走査の方向がコモン電極 C O M 6 からコモン電極 C O M 1 に向かう方向であれば、直下の

桁からの桁上がりが発生するときに、高位の桁の表示の更新が行われた直後に、直下の桁の表示の更新が行われる。

【 0 0 7 5 】

図 1 2 および図 1 3 に示した例では、オン状態の書き込みにおいて印加される電圧は、カイラルネマティック液晶をフォーカルコニックからプレナーにするのにも十分な電圧であり、オフ状態の書き込みにおいて印加される電圧は、カイラルネマティック液晶をプレナーからフォーカルコニックにするのにも十分な電圧である。しかし、表示の更新に際して、必ず電圧印加方向に対して平行配向の状態であるホメオトロピックを経由するような電圧をカイラルネマティック液晶に印加してから更新表示に対応した電圧を印加すれば、すなわち、各ピクセルに対してリセット処理（初期化处理）を行った後に更新表示に対応した電圧を印加すれば、表示更新の際の電圧印加時間を短くすることができる。その結果、表示の更新を速くすることができる。

【 0 0 7 6 】

図 1 4 は、オン状態の書き込みまたはオフ状態の書き込みの前に各コモン電極 COM 1 ～ COM 6 毎にリセット処理を行う場合のタイミング制御回路 3 0 4 の制御にもとづくデューティ駆動波形を示す。リセット処理は、4 つの段階で構成されている。第 1 の段階は、各ピクセル内の液晶分子を電圧印加方向にすなわち電極基板に対して垂直に配向させるための電圧印加状態である。第 2 の段階は、ピクセル内の液晶分子を電極基板に対して垂直配向から平行配向に移行させるための電圧無印加状態である。第 3 の段階は、次の第 4 の段階において電圧無印加状態をとった際に、第 2 の段階の平行配向からフォーカルコニック状態とプレナー状態の中間状態に移行させるための電圧印加状態である。また、第 2 の段階での電極基板に対してほぼ平行な液晶分子の配列において、カイラルネマティック液晶がヘリカル構造を形成しない、または可視域で選択反射を発現しないヘリカル構造を形成するように第 2 の段階の期間を設定すれば、リセット処理時にちらつきが発生するのを防止することができるのでさらに好ましい。

【 0 0 7 7 】

第 1 の段階（図 1 4 における P R 期間）では、タイミング制御回路 3 0 4 は、

リセット処理の対象のコモン電極に通常の選択電圧（図 1 2 や図 1 3 に示す電圧）が印加されるようにアナログスイッチ 3 0 5 を制御し、セグメント電極 SEG 1 ～ SEG 8 に ON 波形（オン状態の書き込み時の駆動波形）が印加されるようにアナログスイッチ 3 0 5 を制御する。よって、各ピクセルには $| (+VR) - (-VC) |$ の電圧が印加される。第 2 の段階（図 1 4 における最初の NV 期間）では、コモン電極およびセグメント電極 SEG 1 ～ SEG 8 に対して VM の電圧が印加される。よって、各ピクセルは電圧無印加状態になる。

【 0 0 7 8 】

第 3 の段階（図 1 4 における FR 期間）では、リセット処理の対象のコモン電極に通常の選択電圧が印加され、セグメント電極 SEG 1 ～ SEG 8 に OFF 波形（オフ状態の書き込み時の駆動波形）が印加される。よって、各ピクセルには $| (+VR) - (+VC) |$ の電圧が印加される。第 4 の段階（図 1 4 における 2 番目の NV 期間）では、コモン電極およびセグメント電極 SEG 1 ～ SEG 8 に対して VM の電圧が印加される。よって、各ピクセルは電圧無印加状態になる。

【 0 0 7 9 】

以上の一連の段階を含むリセット処理に引き続き、オン状態の書き込みまたはオフ状態の書き込みが行われる。この期間は、図 1 4 において WR 期間として示されている。1 つのコモン電極に対応するリセット処理および書き込み処理が終了すると、次のコモン電極に対応する各ピクセルに対するリセット処理および書き込み処理が行われる。書き込みの仕方は、既に説明したとおりである（図 1 2 および図 1 3 参照）。

【 0 0 8 0 】

ただし、書き込み処理にはいる前にリセット処理が行われているので、書き込み処理における電圧印加時間は、以上のようなリセット処理を行わない場合に比べて短くなっている。

【 0 0 8 1 】

なお、各ピクセルの状態遷移を発生させるために、リセット処理の各段階の時間を調整する必要がある。よって、各段階の時間を個別に設定できるように、タ

タイミング制御回路304にタイマおよび設定レジスタを設け、リセット処理の各段階の時間に必要な時間設定を外部からあらかじめ行えるように構成されていることが望ましい。

【0082】

図14に示す駆動方法では、全てのコモン電極COM1～COM6に対応する全てのピクセルに対してリセット処理が行われたが、表示の更新が行われない桁についてはリセット処理を行わなくてもよい。図15は、書き込み処理の前に各コモン電極COM1～COM6毎にリセット処理を行うことを原則としつつ、書き込みを行わない桁についてはリセット処理を行わない場合のデューティ駆動波形を示す。図15には、2桁目に対応するコモン電極COM2に対応するピクセルに対してリセット処理および書き込み処理がなされていない例が示されている。

【0083】

また、コモン電極COM1～COM6毎にリセット処理を行うのではなく、各桁を一括して、すなわち、全てのコモン電極について一括してリセット処理を行ってもよい。図16は、全てのコモン電極について一括してリセット処理を行う場合のデューティ駆動波形を示す。

【0084】

この場合には、タイミング制御回路304は、第1の段階（図16におけるPR期間）で、全てのコモン電極COM1～COM6に通常を選択電圧が印加されるようにアナログスイッチ305を制御するとともに、セグメント電極SEG1～SEG8にON波形が印加されるようにアナログスイッチ305を制御する。よって、全ての桁の各ピクセルには $|(+V_R) - (-V_C)|$ の電圧が印加される。第2の段階（図16における最初のNV期間）では、全てのコモン電極COM1～COM6およびセグメント電極SEG1～SEG8に対してVMの電圧が印加される。よって、各ピクセルは電圧無印加状態になる。

【0085】

さらに、第3の段階（図16におけるFR期間）では、全てのコモン電極COM1～COM6に通常を選択電圧が印加され、セグメント電極SEG1～SEG8にOFF波形が印加される。よって、各ピクセルには $|(+V_R) - (+V_C)|$

) | の電圧が印加される。第4の段階(図16における2番目のNV期間)では、全てのコモン電極COM1~COM6およびセグメント電極SEG1~SEG8に対してVMの電圧が印加される。よって、各ピクセルは電圧無印加状態になる。

【0086】

以上の一連の段階を含むリセット処理に引き続き、コモン電極COM1~COM6を対象として線順次にオン状態の書き込みまたはオフ状態の書き込みが行われる。線順次駆動における各駆動期間は、図16においてWR期間として示されている。

【0087】

全てのコモン電極について一括してリセット処理が行われる場合には、線順次駆動が行われる前に一括してリセット処理が行われるので、表示素子100全体の書き換えに要する時間(リセット処理期間を含む時間)をさらに短くすることができる。

【0088】

なお、リセット処理として、表示素子100を構成するカイラルネマチック液晶をフォーカルコニック状態とプレナー状態の中間状態に移行させるようにしたが、リセット処理時に、フォーカルコニック状態またはプレナー状態にリセットするような電圧を印加してもよい。ピクセル以外の表示領域をピクセルがプレナー状態で視認される反射色と同一または類似の反射色になるようにしたポジ型の表示パネルにおいては、リセット処理時にプレナー状態にリセットする方が視認性の上で好ましい場合がある。

【0089】

また、本発明は、カイラルネマチック液晶を用いた液晶表示装置だけでなく、コレステリック液晶を用いた液晶表示装置にも適用することができる。

【0090】

【発明の効果】

本発明によれば、液晶表示装置を、セグメント電極が設けられている基板に対向する基板に設けられているコモン電極が複数桁の各桁単位に分離されている構

成にしたので、多数の桁を有する場合に、表示状態を変更する際に高位桁についての電極に電界を印加しないようにする処理を容易に実現することができ、消費電力を削減することができる液晶表示装置を提供することができる。複数桁の数値表示を行う液晶表示装置を実現した場合には、最下位の桁に対して上位の桁の表示書き換え頻度は、 $1/10$ 、 $1/100$ 、 $1/1000$ 、・・・と減少するので、桁単位で駆動を行うことができることによって、表示変更に際して全桁の書き換えを行う場合に比べて、ほぼ $1/(\text{桁数})$ 近くまで消費電力を削減することができる。

【図面の簡単な説明】

【図 1】 カイラルネマチック液晶の配向状態の一例を示す説明図。

【図 2】 カイラルネマチック液晶を用いた液晶パネルの概略構成を示す断面図。

【図 3】 セグメント電極の配置例を示す平面図。

【図 4】 セグメント電極およびコモン電極の接続状態の一例を示す配線図。

【図 5】 液晶表示装置の駆動回路の一例を示すブロック図。

【図 6】 ピクセルレジスタの一構成例を示すブロック図。

【図 7】 タイミング制御回路の選択動作を示す説明図。

【図 8】 スタティック駆動波形例を示す波形図。

【図 9】 セグメント電極およびコモン電極の接続状態の他の例を示す配線図。

【図 10】 液晶表示装置の駆動回路の他の例を示すブロック図。

【図 11】 ピクセルレジスタの他の構成例を示すブロック図。

【図 12】 デューティ駆動波形例を示す波形図。

【図 13】 無印加状態のあるデューティ駆動波形例を示す波形図。

【図 14】 リセット処理を伴うデューティ駆動波形の一例を示す波形図。

【図 15】 リセット処理を伴うデューティ駆動波形の他の例を示す波形図。

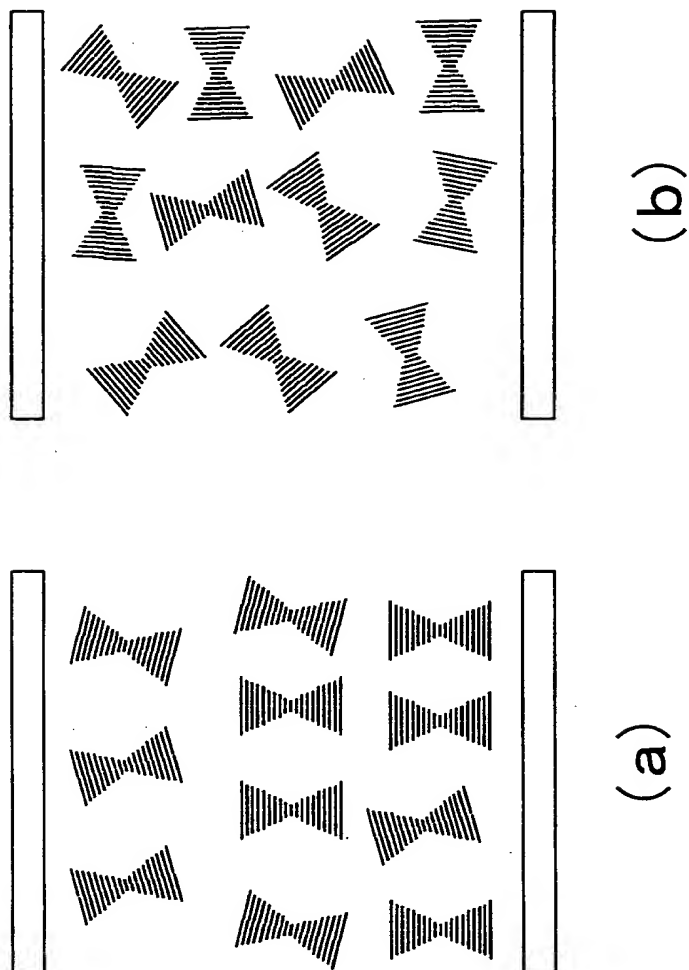
【図 16】 リセット処理を伴うデューティ駆動波形のさらに他の例を示す波形図。

【符号の説明】

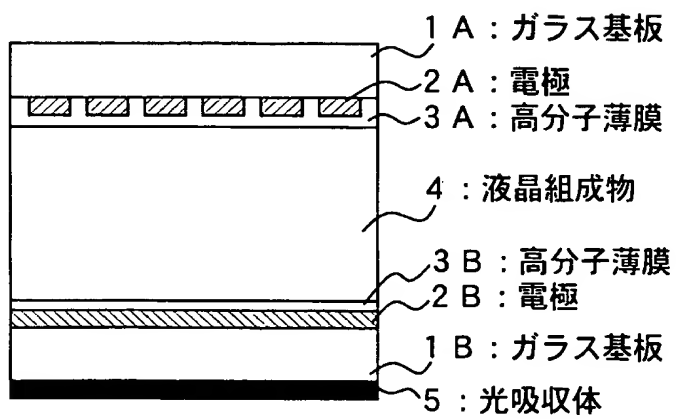
- 1 0 0 表示素子 (液晶表示素子)
- 2 0 1, 3 0 1 ピクセルレジスタ
- 2 0 2, 3 0 2 タイマ
- 2 0 3, 3 0 3 スタートビットレジスタ
- 2 0 4, 3 0 4 タイミング制御回路
- 2 0 5, 3 0 5 アナログスイッチ
- 2 0 6, 3 0 6 アナログスイッチ

【書類名】 図面

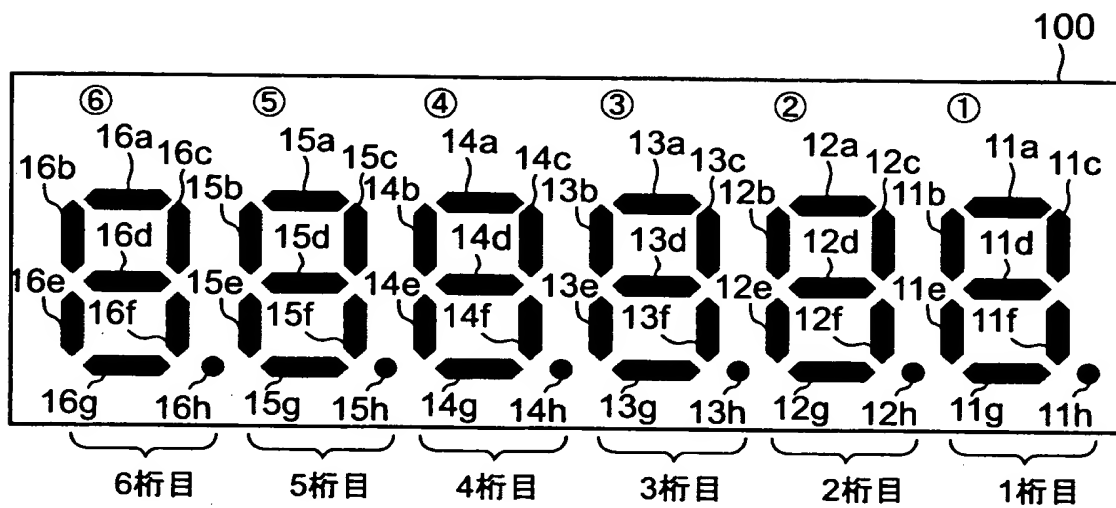
【図 1】



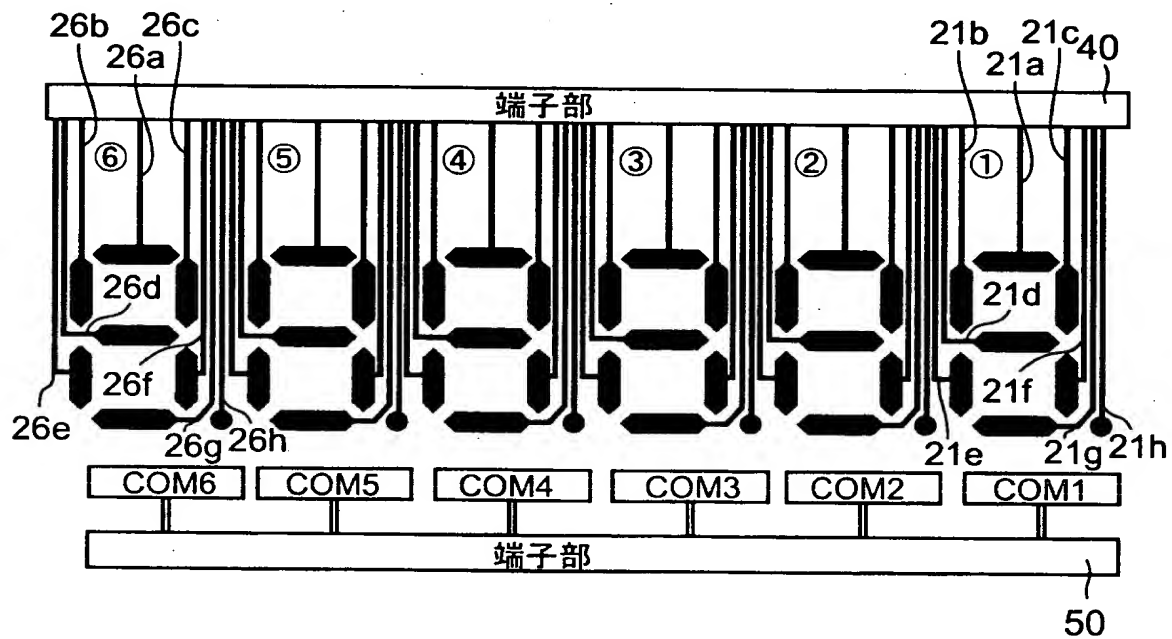
【図 2】



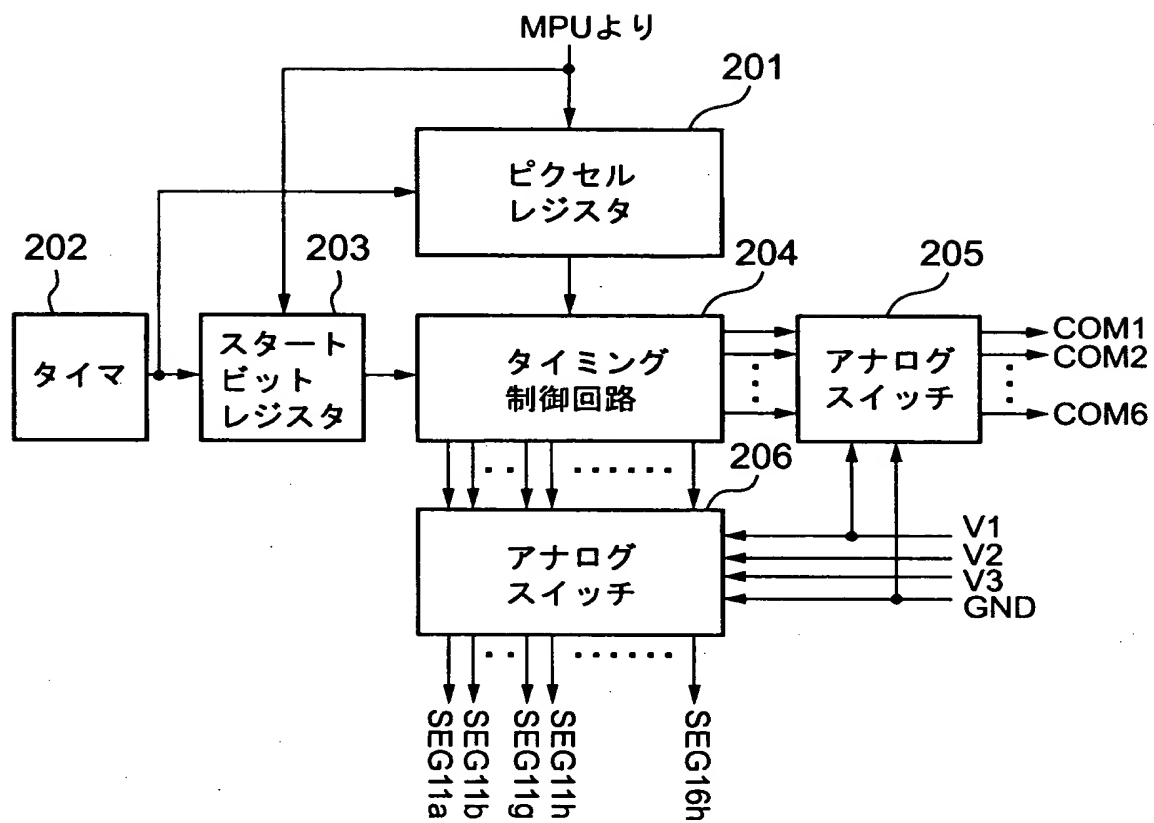
【図 3】



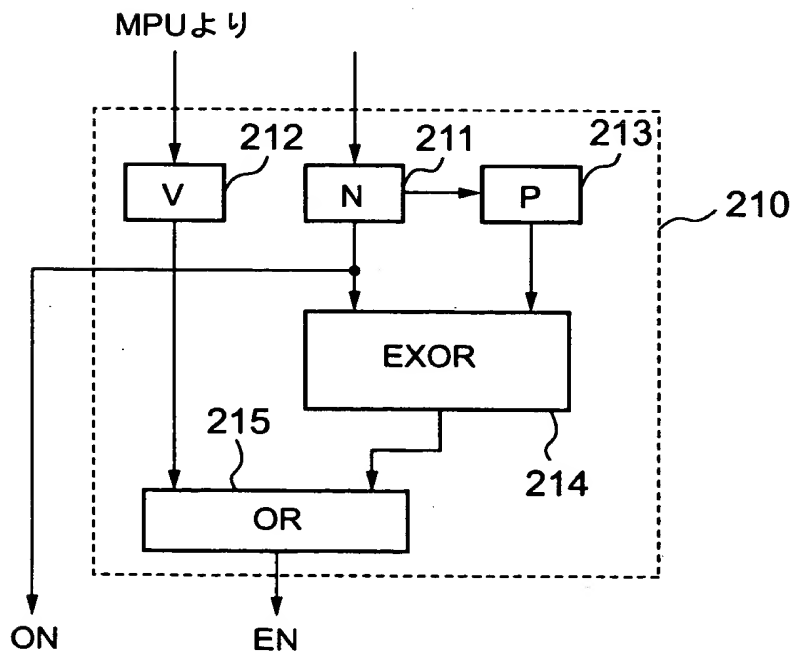
【図 4】



【図 5】



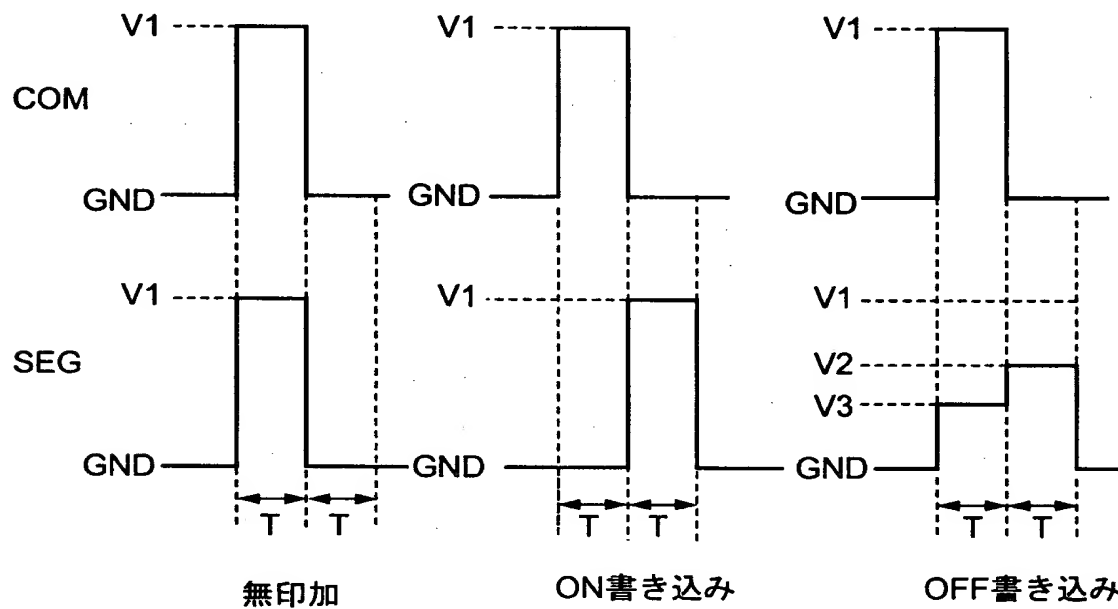
【図 6】



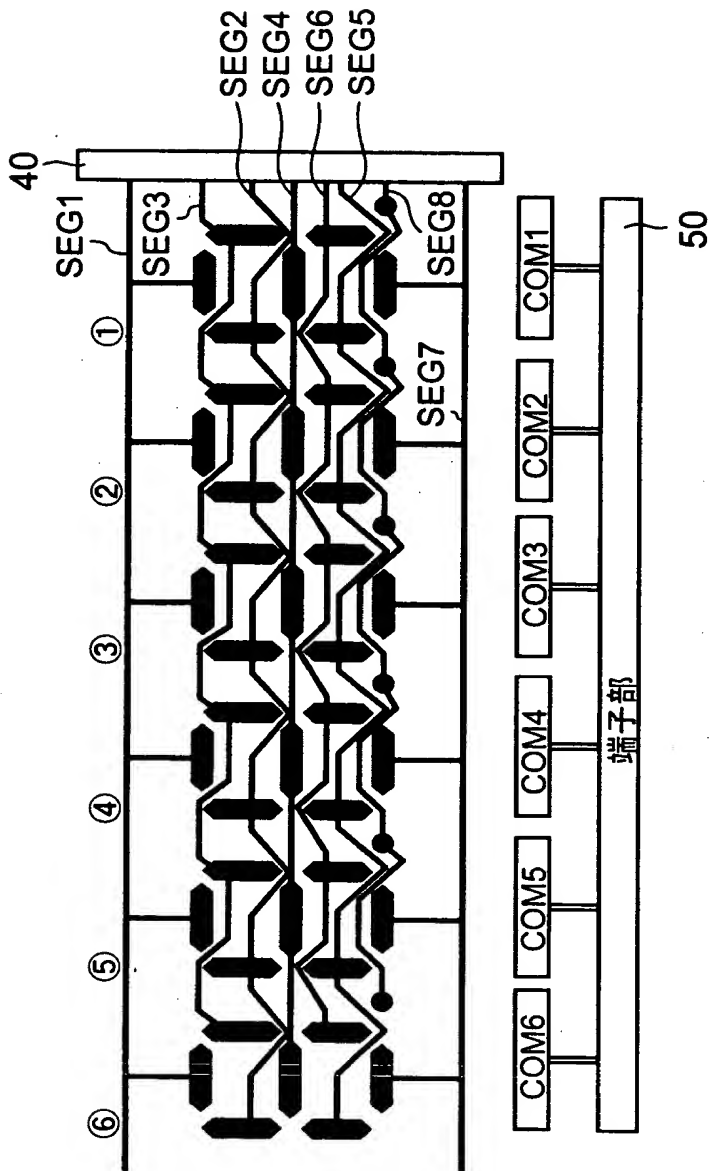
【図 7】

V	N	P	EN	ON	指示動作
0	0	0	0	0	無印加
0	0	1	1	0	OFF書き込み
0	1	0	1	1	ON書き込み
0	1	1	0	1	無印加
1	0	0	1	0	OFF書き込み
1	0	1	1	0	OFF書き込み
1	1	0	1	1	ON書き込み
1	1	1	1	1	ON書き込み

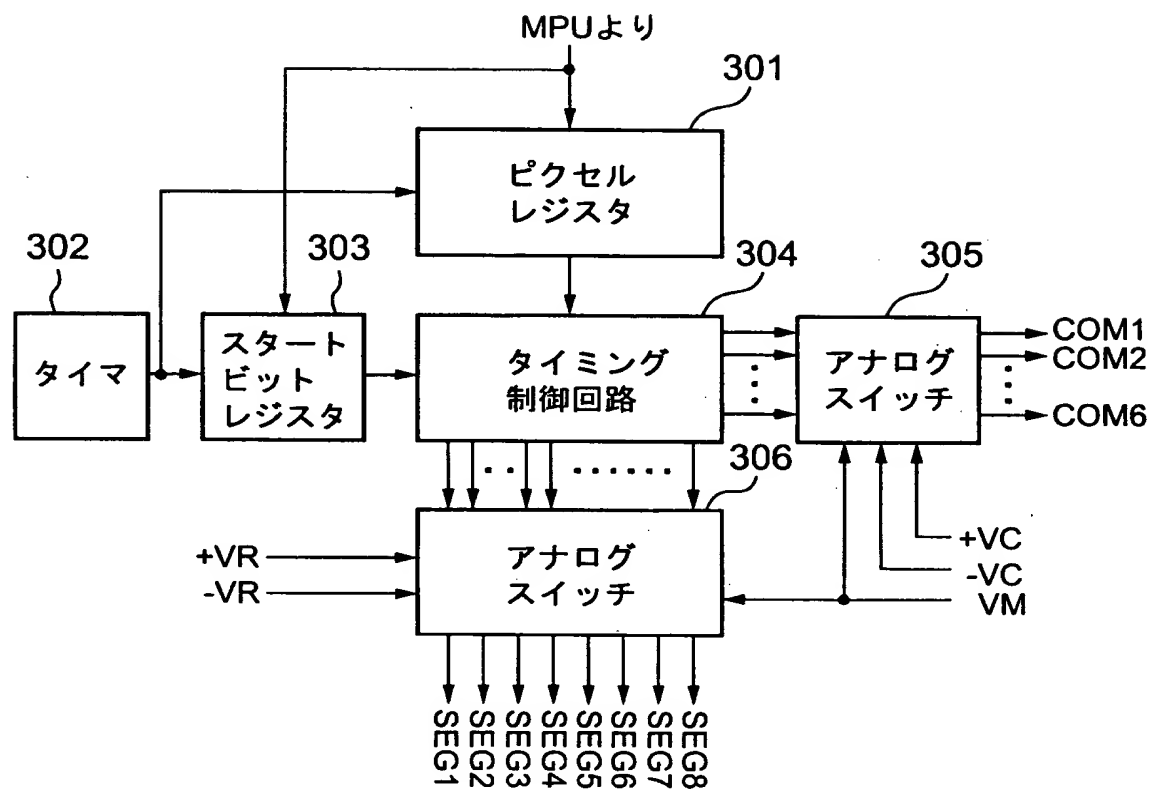
【図 8】



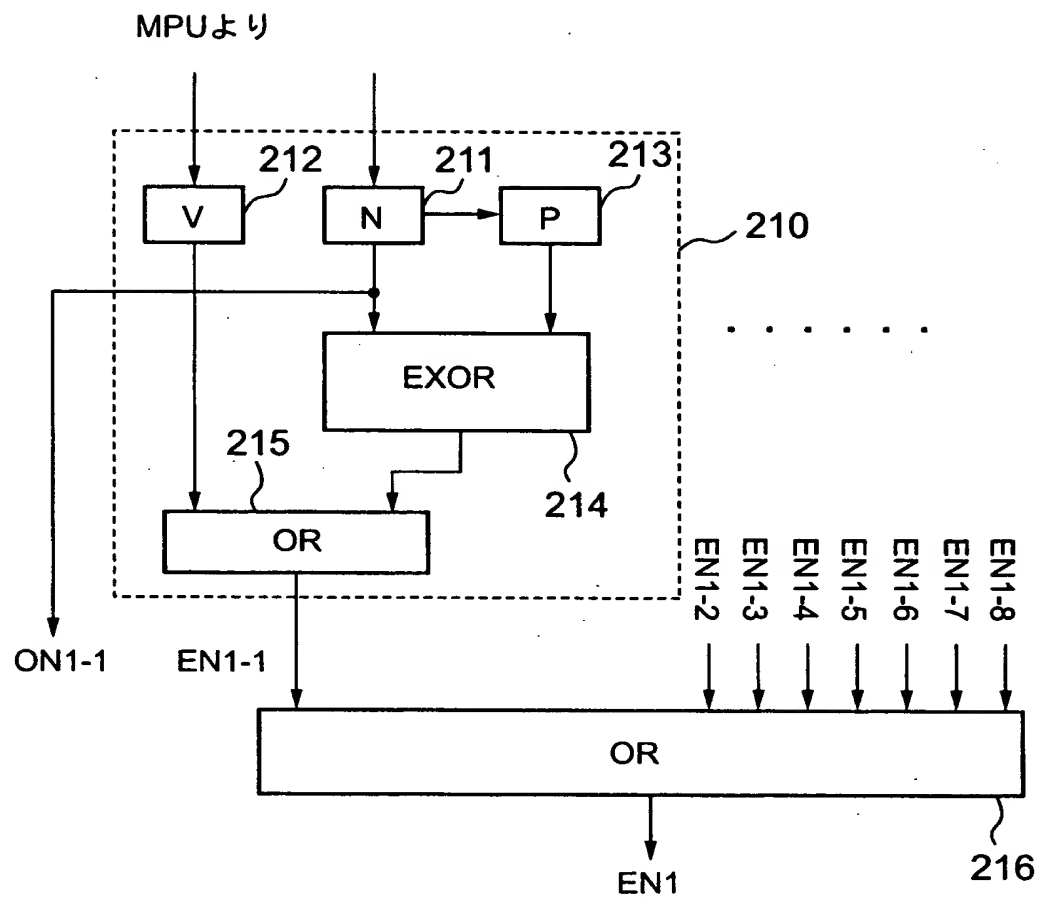
【図 9】



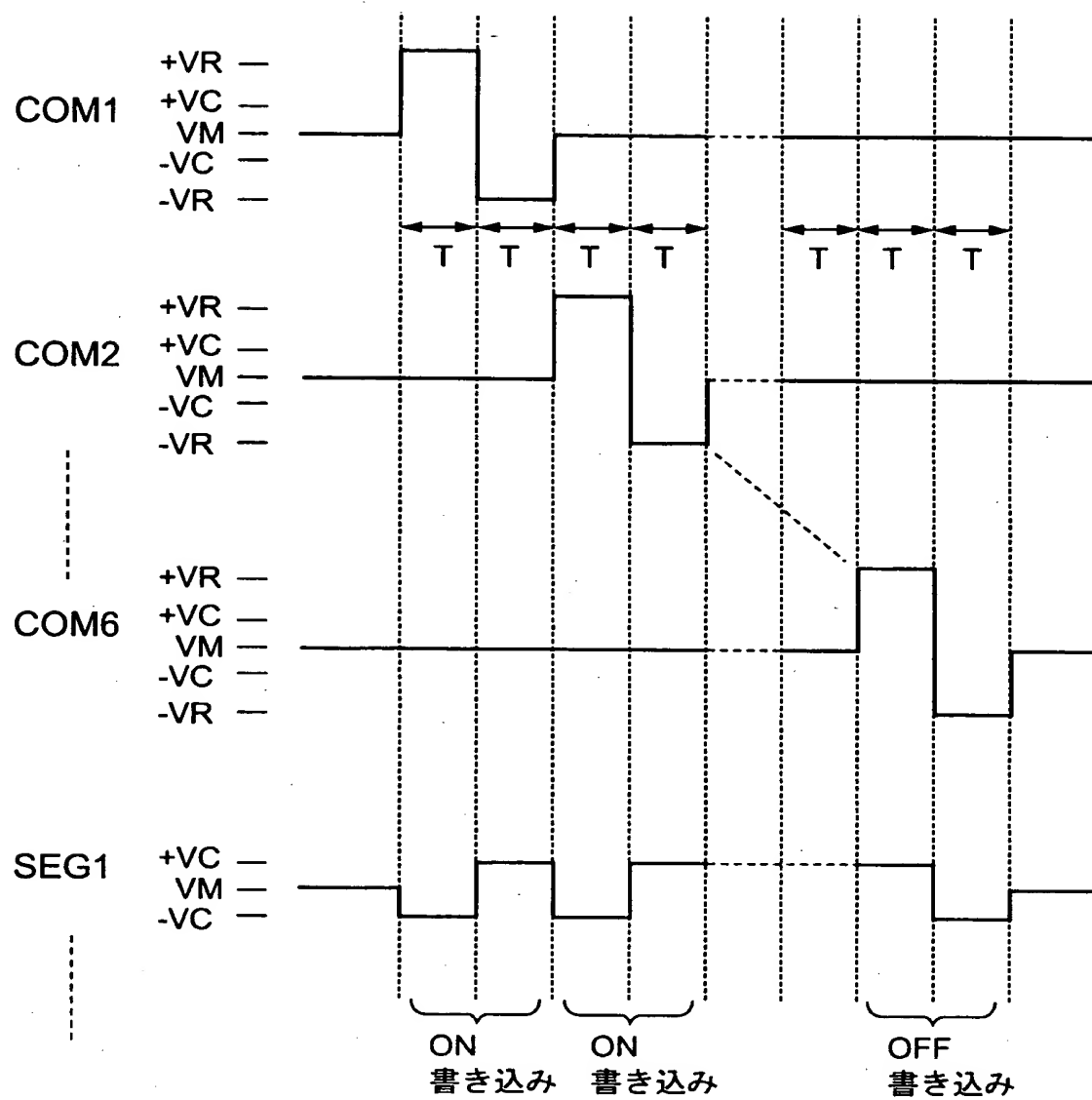
【図 1 0】



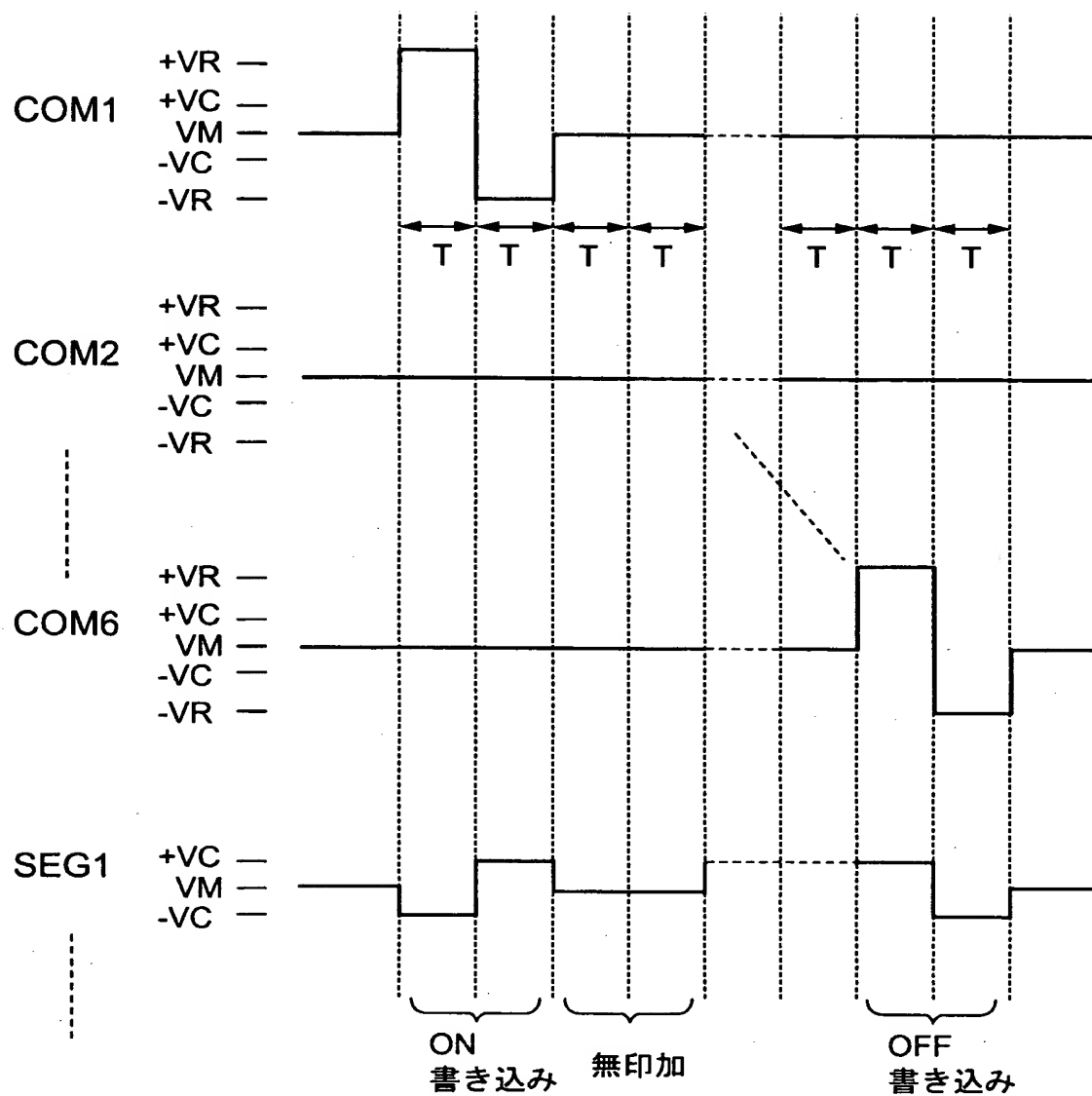
【図 1 1】



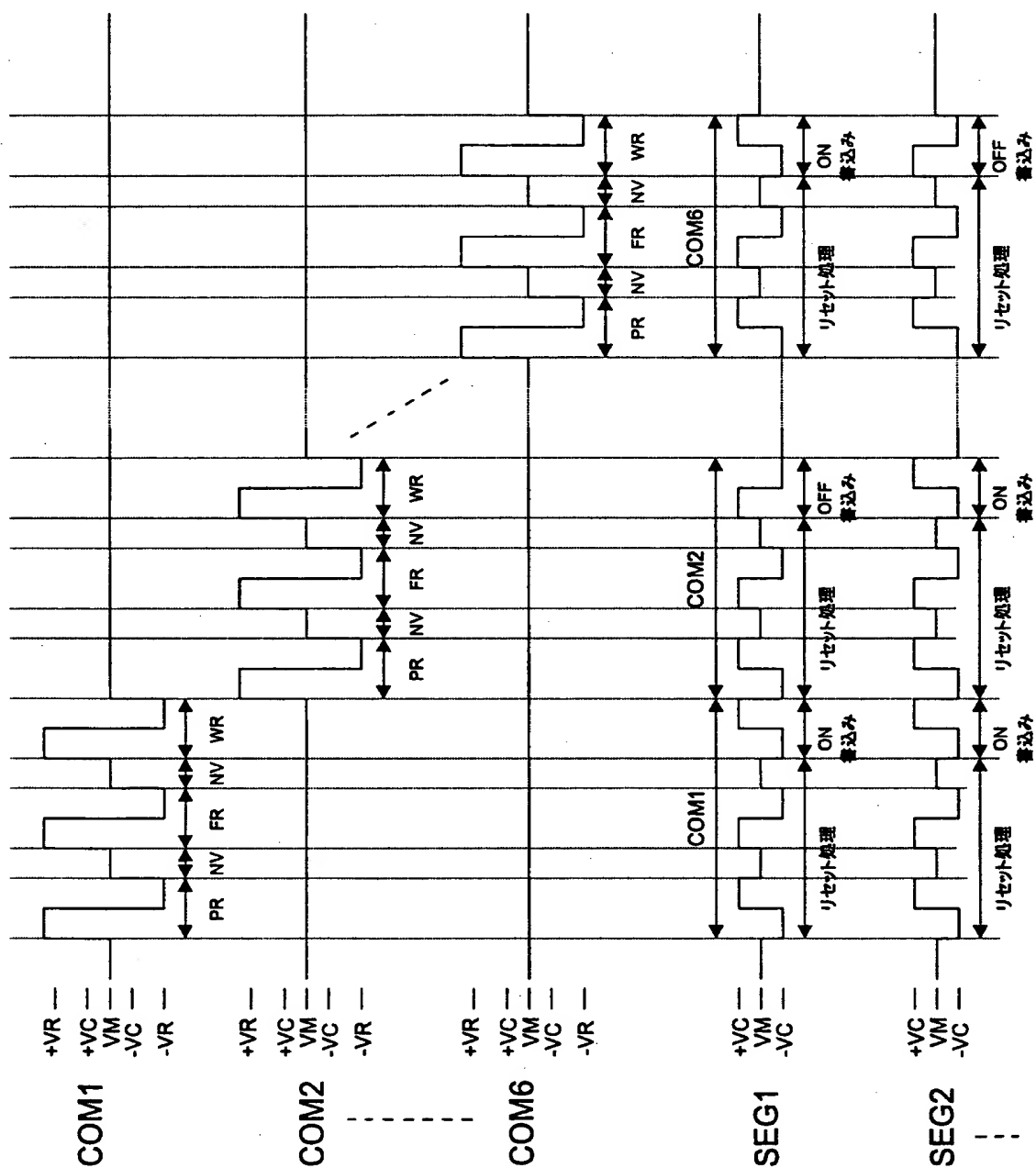
【図 1 2】



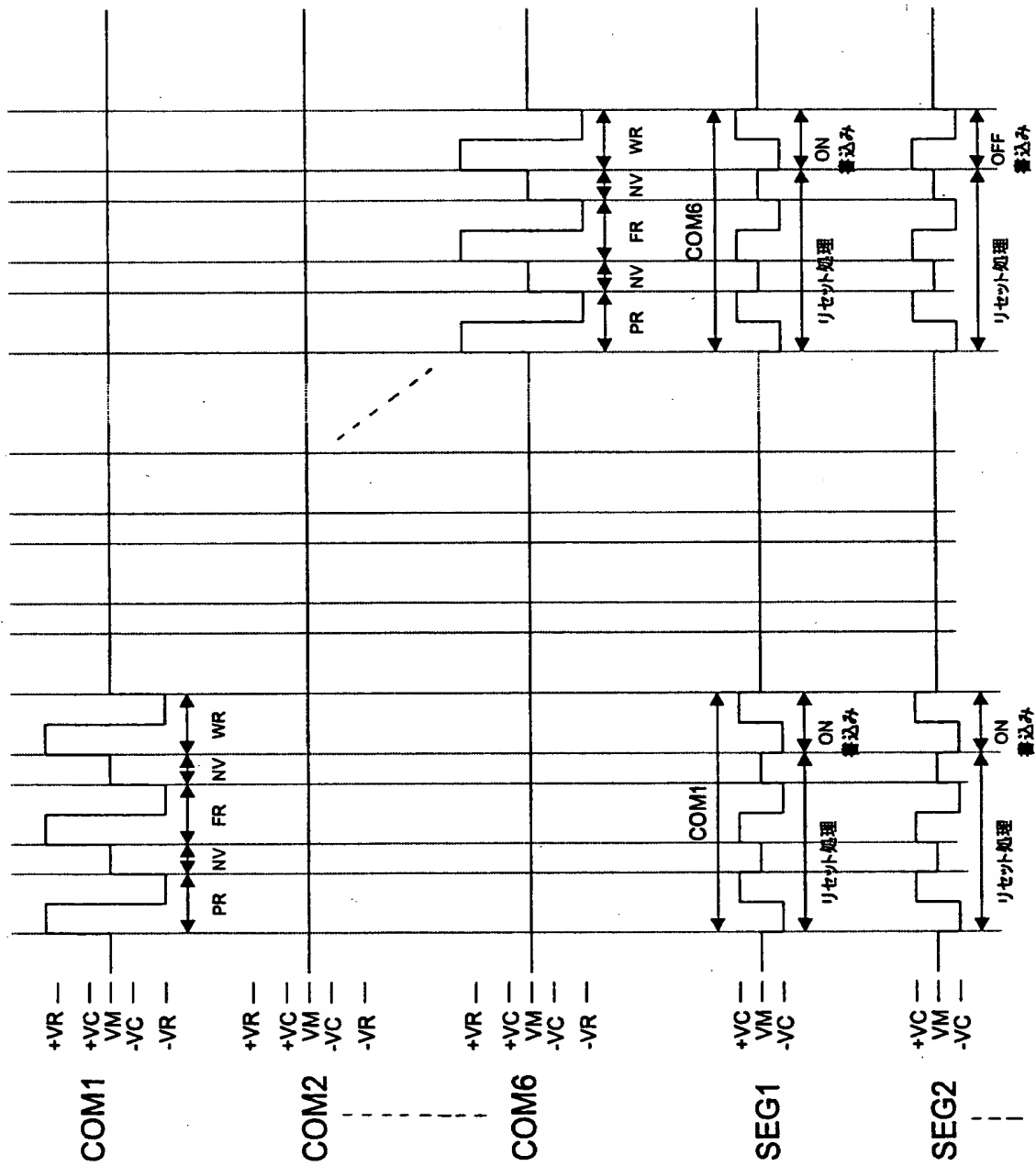
【図 1 3】



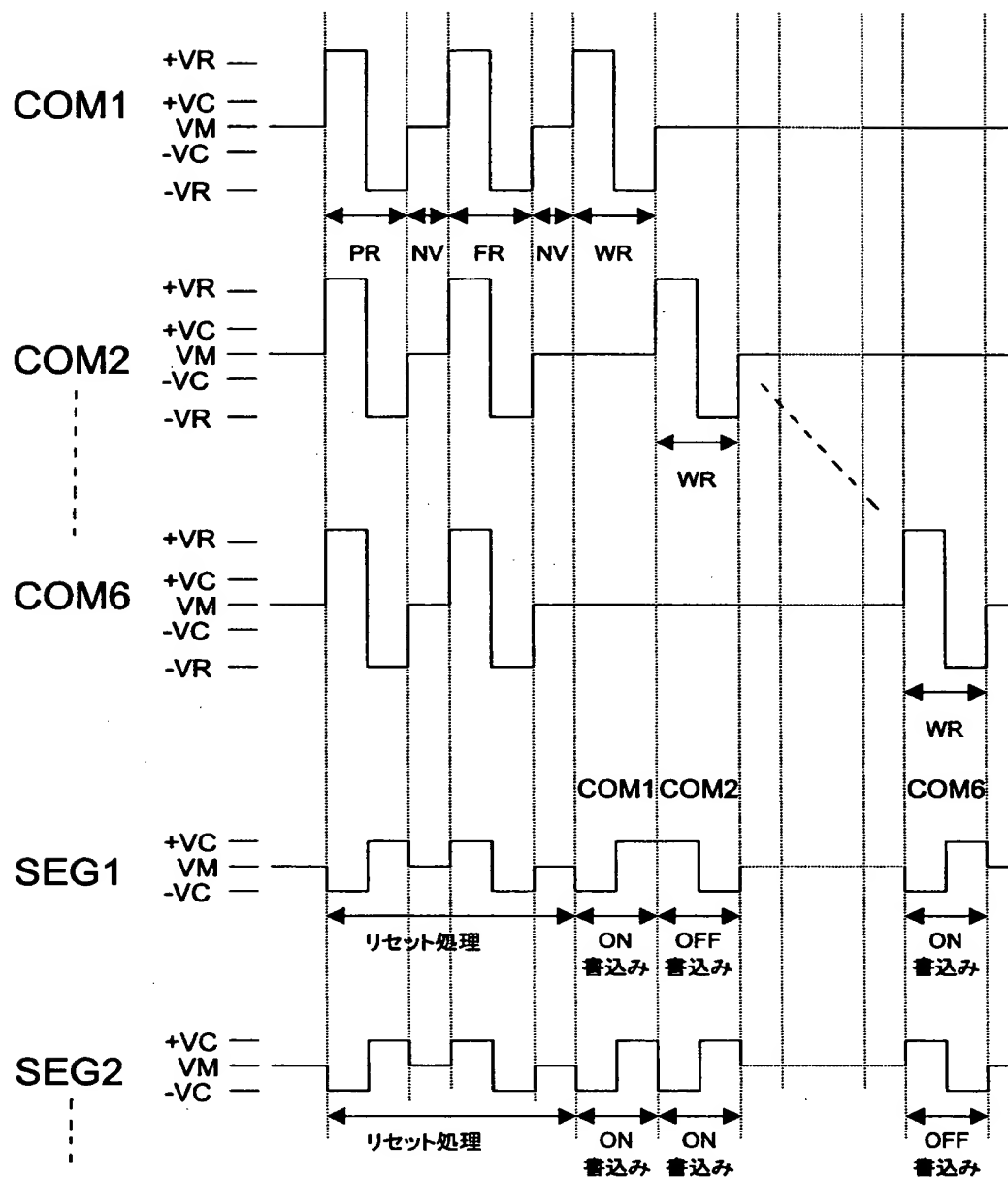
【図 14】



【図 15】



【図 1 6】



【書類名】 要約書

【要約】

【課題】 スタティック駆動によっても時分割駆動によっても消費電力を低減し、ちらつきのないセグメント表示を行う。

【解決手段】 複数桁分の7セグメント表示および点表示を行うことができる液晶表示装置において、液晶表示素子は、電圧非印加時に複数の安定状態を呈するカイラルネマチック液晶で形成されている。セグメント電極SEG1～SEG8が設けられている基板に対向する基板に設けられているコモン電極COM1～COM6が、複数桁の各桁単位に分離されている。

【選択図】 図9

出 願 人 履 歴 情 報

識別番号 [000103747]

1. 変更年月日 1998年 6月 1日

[変更理由] 住所変更

住 所 東京都荒川区東日暮里五丁目7番18号

氏 名 オプトレックス株式会社

出 願 人 履 歴 情 報

識別番号 [000000044]

1. 変更年月日 1999年12月14日

[変更理由] 住所変更

住 所 東京都千代田区有楽町一丁目12番1号

氏 名 旭硝子株式会社